

19 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

- 21 Aktenzeichen: P 42 42 579.4-53  
22 Anmeldetag: 18. 12. 92  
43 Offenlegungstag: 23. 6. 94  
6 Veröffentlichungstag  
der Patenterteilung: 21. 8. 97

12 Patentschrift  
10 DE 42 42 579 C 2

51 Int. Cl.<sup>8</sup>:  
G 06 K 19/073  
G 07 F 7/12

DE 42 42 579 C 2

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

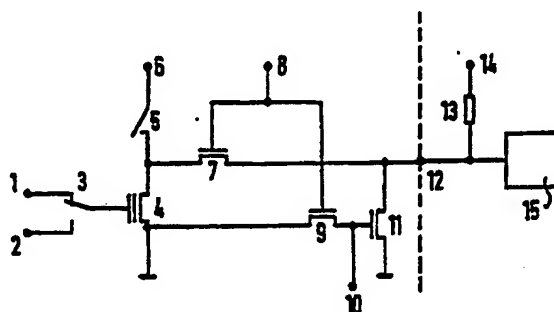
73 Patentinhaber:  
Siemens AG, 80333 München, DE

72 Erfinder:  
Schrenk, Hartmut, Dipl.-Phys. Dr., 85540 Haar, DE

58 Für die Beurteilung der Patentfähigkeit  
in Betracht gezogene Druckschriften:  
DE 37 38 882 A1

54 Verfahren zur Echtheitserkennung von Datenträgern

57 Verfahren zur Echtheitserkennung eines zu einem Datenaustauschsystem gehörenden Datenträgers, der zumindest eine einen nichtflüchtigen Speicher und dessen Steuer- und Adressierschaltung bildende integrierte Schaltung enthält, wobei bei dem Datenaustauschsystem mittels einer Datenein-/ausgabeeinrichtung (15) Daten aus dem Datenträger lesbar und in diesen einschreibbar sind, wobei die Datenein-/ausgabeeinrichtung (15) zur Versorgung des Datenträgers mit Betriebs- und Steuersignalen ausgebildet ist, wobei die integrierte Schaltung ein zusätzliches Bauelement (4) enthält, und zur Echtheitserkennung des Datenträgers eine analoge veränderbare physikalische Kenngröße des zusätzlichen Bauelementes von der Datenein-/ausgabeeinrichtung (15) gemessen und ausgewertet wird, dadurch gekennzeichnet, daß als physikalische Kenngröße die Spannung an einem analogen Ausgang des zusätzlichen Bauelementes (4) gemessen wird, und daß während des Meßvorgangs eine der Betriebsspannungen des zusätzlichen Bauelementes (4) verändert wird.



DE 42 42 579 C 2

## Beschreibung

Die Erfindung betrifft ein Verfahren nach dem Oberbegriff des Patentanspruchs 1.

Zur bargeldlosen Bezahlung von Waren oder zum Abrechnen von Dienstleistungen und ähnlichem sind datengesteuerte Zahlungssysteme in Form von Datenaustauschsystemen bekannt, die beispielsweise in der EP-0 321 728 beschrieben sind.

Zur Echtheitserkennung von Speicherchips, insbesondere bei Verwendung in tragbaren Datenträgeranordnungen von Datenaustauschsystemen, kann zwischen Datenaustausch- und Kontrollbetrieb umgeschaltet werden, wobei insbesondere die Signallaufzeit der Kontrolldaten durch eine Bearbeitungsschaltung als Erkennungsmerkmal dient. Gemäß diesem Stand der Technik wird also als Erkennungsmerkmal eines autorisierten Kartenchips ein analog realisierter Datenverarbeitungs-Schaltungsteil beansprucht, dessen kurze Reaktionszeit über eine programmgesteuerte Simulationsschaltung schwer nachvollziehbar ist. Auch eine Hardwaresimulation ist durch ein derartiges Echtheitsmerkmal erheblich erschwert, kann aber beim heutigen Stand der Technik nicht ausgeschlossen werden.

Aus der DE 37 36 882 A1 ist ein Verfahren zur Echtheitsprüfung eines Datenträgers mit integriertem Schaltkreis bekannt, bei dem die unterschiedlichen Programmierzeiten verschiedener EEPROM-Speicherzellen gemessen und auf dem integrierten Schaltkreis gespeichert werden. Eine Überprüfung des integrierten Schaltkreises erfolgt nun dadurch, daß die Programmierzeiten zu einem beliebigen späteren Zeitpunkt nochmals gemessen werden und mit den abgespeicherten verglichen werden. Der integrierte Schaltkreis wird nur bei Übereinstimmung der Daten als echt erkannt.

Dieses Verfahren setzt jedoch voraus, daß mit vertretbarem Aufwand meßbare Unterschiede zwischen verschiedenen EEPROM-Zellen bestehen, was bei heute zur Verfügung stehenden Technologien immer weniger der Fall ist. Außerdem ändern die Zellen mit der Zeit ihre Eigenschaften, so daß echte Chips nach einigen Jahren als unecht betrachtet werden können.

Aufgabe der vorliegenden Erfindung ist es ein Verfahren zur Echtheitserkennung anzugeben, welches eine Hardwaresimulation weitgehend ausschließt.

Diese Aufgabe wird durch den kennzeichnenden Teil des Anspruchs 1 bzw. des Anspruchs 9 gelöst. Weiterbildungen sind Kennzeichen der Unteransprüche.

Eine Hardwaresimulation von Kartenchips auf Scheckkarten großen Platinen, die ein Kartenleser nicht von echten Karten unterscheiden kann, muß sich auf standardmäßig verfügbare elektronische Bauteile und integrierte Schaltungen abstützen, sofern nicht eine eigenständige Chipentwicklung dahinter steht. Programmierbare integrierte Schaltungen wie z. B. PLA's, Gatearrays usw. lassen sich grundsätzlich an die Spezifikation einer Speicherchipkarte anpassen und können auch über E<sup>2</sup>-PROM-Speicherzellen verfügen.

Vorteil der Verwendung einer E<sup>2</sup>-Speicherzelle zur Echtheitserkennung ist, daß ein derartiges Einzelbauelement nicht marktgängig ist. Insbesondere ist kein derartiges Bauelement bekannt, dessen E<sup>2</sup>-PROM-Speicherzellen von außen analog meßbar zugänglich sind. Auch in eventuellen Hybridanordnungen sind derartige E<sup>2</sup>-PROM-Transistoren nicht im Handel erhältlich. Eine Chipkarte, die es dem Kartenleser erlaubt über eine erfindungsgemäße Echtheitsprüflogik die analoge Verschiebung der Einsatzspannung von E<sup>2</sup>-PROM-Zellen

unter variablen Prüfbedingungen meßbar zu machen, muß also entweder echt sein oder sie ist durch eine echte Chipentwicklung, z. B. durch Nachbau des Originalchips zustande gekommen. Im Normalfall ist aber eine derartige Chipentwicklung für einen nicht autorisierten Benutzer praktisch ausgeschlossen.

Die Erfindung wird nachfolgend anhand eines Ausführungsbeispiels mit Hilfe von drei Figuren näher erläutert. Es zeigen:

Fig. 1 ein Prinzipschaltbild einer erfindungsgemäßen Anordnung.

Fig. 2 den zeitlichen Verlauf der Einsatzspannung einer E<sup>2</sup>-PROM-Speicherzelle.

Fig. 3 die Abhängigkeit der Drainspannung einer E<sup>2</sup>-Speicherzelle bei einem erfindungsgemäßen Prüfverfahren.

Fig. 1 zeigt zwei interne Anschlußklemmen 1, 2 des tragbaren Datenträgers, welche über einen Schalter 3 mit dem Gate einer E<sup>2</sup>-PROM-Speicherzelle 4 verbunden sind. An der Anschlußklemme 1 kann dabei die Programmierspannung  $U_{pp}$  und an der Anschlußklemme 2 die Löschspannung anliegen. An einer weiteren Anschlußklemme 6 ist ebenfalls die Programmierspannung  $U_{pp}$  abgreifbar, welche über einen Schalter 5 mit dem Drainanschluß der E<sup>2</sup>-Speicherzelle 4 verbunden ist. Der Sourceanschluß der E<sup>2</sup>-PROM-Speicherzelle ist mit Masse verbunden. Über die Laststrecke eines MOSFET 7 ist der Drainanschluß der E<sup>2</sup>-PROM-Speicherzelle 4 mit einer von außen zugänglichen Anschlußklemme 12 verbunden. Die Trennung zwischen Speicherchipkarte und der Außenwelt ist durch die gestrichelte Linie angedeutet. Der Gateanschluß des MOSFET 7 ist mit einer internen Anschlußklemme 8 verbunden. Bei der externen Anschlußklemme 12 handelt es sich um einen Datenausgang. Eine Datenausgangsstufe besteht aus dem MOSFET 11, dessen Laststrecke zwischen Anschlußklemme 12 und Masse geschaltet ist. Der Gateanschluß des MOSFET 11 ist mit einer internen Anschlußklemme 10 verbunden, an welche ein Datensignal anlegbar ist. Weiterhin ist ein MOSFET 9 vorgesehen, dessen Laststrecke zwischen Masse und Gateanschluß des MOSFET 11 geschaltet ist. Der Gateanschluß des MOSFET 9 ist ebenfalls mit der internen Anschlußklemme 8 verbunden. Mit 15 ist die externe Datenein-/Datenausgabeeinrichtung bezeichnet. Mit 13 ist ein Pull-up-Widerstand dargestellt, der zwischen einer Versorgungsspannungsklemme 14 und der Anschlußklemme 12 extern geschaltet ist. Dieser ist meistens in der externen Schreib-/Lesestation integriert.

In Fig. 2 ist prinzipiell der zeitliche Verlauf der Einsatzspannung nach einem Programmiervorgang mit X dargestellt. Zum Zeitpunkt  $t_0$  sei angenommen, daß die E<sup>2</sup>-Speicherzelle programmiert ist. Während der Zeitdauer  $t_0$  bis  $t_1$  wird dann die Speicherzelle gelöscht. Während des Zeitpunkts  $t_1$  bis  $t_2$  befindet sich die Speicherzelle im gelöschten Zustand. Während des Zeitpunkts  $t_2$  bis  $t_3$  wiederum wird die Speicherzelle beschrieben. Mit A ist die Bewertungsspannungsschwelle bezeichnet. Die Abszisse zeigt den zeitlichen Verlauf und die Ordinate den Wert der Einsatzspannung. Der schraffierte Bereich B zeigt den Bereich in dem die E<sup>2</sup>-PROM-Speicherzelle gelöscht ist und der Bereich C denjenigen Bereich innerhalb dessen die E<sup>2</sup>-PROM-Speicherzelle programmiert ist. Der Programmierzustand einer E<sup>2</sup>-PROM-Speicherzelle vom Floating-Gatetyp, d. h. die Einsatzspannung nach einem Programmiervorgang, hat also eine exponentielle Abhängigkeit von der Programmierzeit. Diese wird durch den Feldun-

terstützten Tunnelstrom bewirkt. Solche Kurven können sich durch Verschiebung von Fertigungsparametern, durch unterschiedlichen Aufbau der Speicherzellen oder unterschiedliche Prozeßführung verschieben, versteilern oder abflachen. Der grundsätzliche Zusammenhang bleibt jedoch bei fast allen E<sup>2</sup>-PROM-Zellen erhalten. Die Leitfähigkeit der Speicherzellen läßt sich im Bereich kurzer Programmierdauern durch vergleichsweise geringe Programmierdauerunterschiede stets charakteristisch verändern.

Durch die erfindungsgemäße Anordnung gemäß Fig. 1 läßt sich diese Charakteristik von außen ermitteln und bewerten. Liegt am Anschluß 8 ein logisches "0"-Signal an, so sperren die MOSFETs 7 und 9. Dies ist der Normalzustand des Datenträgers in der keine Echtheitsprüfung stattfindet. In dieser Zeit kann aber auch die Einsatzspannung der erfindungsgemäßen E<sup>2</sup>-PROM-Zelle durch Anlegen geeigneter Programmierspannungen graduell verschoben werden.

Liegt dagegen am Anschluß 8 eine logische "1" an, so kann die Bewertung innerhalb der Echtheitsprüfung durchgeführt werden. Durch eine logische "1" am Anschluß 8 wird der MOSFET 9 leitend und MOSFET 11 sperrend. Dadurch kann keine Datenübertragung mehr stattfinden. Hingegen wird ebenfalls MOSFET 7 leitend und der Drainanschluß des E<sup>2</sup>-PROM-Speicherzelle 4 wird mit dem externen Anschluß 12 verbunden. Nun kann der Programmierzustand der E<sup>2</sup>-PROM-Speicherzelle 4 über die Drainspannung der E<sup>2</sup>-PROM-Speicherzelle 4 durch die externe Datenein-/ausgabe 15 ermittelt werden. Die benötigten Steuermittel innerhalb des Datenträgers zum Programmieren oder Löschen der E<sup>2</sup>-PROM-Speicherzelle sind nicht dargestellt.

Zum Programmieren wird über den steuerbaren Schalter 3 die Klemme 2 und damit Masse an das Gate der E<sup>2</sup>-PROM-Speicherzelle 4 gelegt. Zusätzlich schaltet der steuerbare Schalter 5 die Programmierspannung U<sub>pp</sub> an den Drainanschluß. Zum Löschen wird über den Schalter 3 die Programmierspannung U<sub>pp</sub> von Klemme 1 an das Gate gelegt und der steuerbare Schalter 5 geöffnet, so daß OV am Drain der E<sup>2</sup>-PROM-Speicherzelle anliegen. Bei der Echtheitsprüfung wird der Schalter 5 geöffnet und eine Gatespannung zwischen 0 und 3 Volt angelegt.

Eine Echtheitsprüfung kann beispielsweise vom geschriebenen Zustand der Speicherzelle ausgehen, für den extern eine Drainspannung nahe 0 Volt feststellbar ist. Wird für eine bestimmte Dauer die E<sup>2</sup>-PROM-Zelle 4 gelöscht, so ergibt sich je nach Dauer des Löschvorgangs eine charakteristische Drainspannung, welche durch die Datenein-/ausgabevorrichtung 15 gemessen werden kann. Die Abhängigkeit von der Programmierdauer läßt sich einfach überprüfen, wenn man die Gesamtdauer in kurze Einzelimpulse von 10 bis 100 µs Dauer unterteilt und in den Pausen den jeweiligen Spannungspegel am externen Widerstand 13 in Reihe zur E<sup>2</sup>-PROM-Zelle abgreift. Wenn nach einigen Löschimpulsen sich die Einssatzspannung der E<sup>2</sup>-PROM-Zelle 4 der Gate-Lesespannung annähert, wird sich in entsprechend der Stromspannungscharakteristik und dem Widerstand 13 die Drainspannung leicht meßbar durch die Triggerschwelle der Bewertungslogik in der Datenein-/ausgabeeinrichtung 15 verschieben.

Weist diese Datenein-/ausgabeeinrichtung 15 einen AD-Wandler auf, so kann eine Spannungsveränderung als Eigenschaft der Speicherzelle 4 auch unmittelbar festgestellt werden. Zwischenpegel und fließend veränderbare Impulsanzahlen bei Veränderung der Einzelim-

pulsdauer sind Kriterien dafür, daß der geprüfte Datenträger tatsächlich spezifisch für diese Prüfung, d. h. für diese Anwendung bereitgestellt wurde und damit echt ist. Unterschiedliche aber dennoch "echte" Datenträger können bei gegebener Impulsdauer von z. B. 10 µs bereits nach wenigen Impulsen oder aber auch überhaupt nicht reagieren, beispielsweise wenn die interne Programmierspannung durch interne Impulsformung eine große Anstiegsdauer als Totzeit hat.

Fig. 3 verdeutlicht einen erfindungsgemäßen Vorgang des Verfahrens. Die vier übereinander dargestellten Teilfiguren zeigen Verläufe der Einsatzspannung UT und der Drainspannung UD in Abhängigkeit von Impulsen a und Impulsen b. Für alle Teilfiguren gilt die gleiche Zeitachse t, d. h. daß der zeitliche Verlauf der vier dargestellten Teilfiguren in vertikaler Richtung übereinstimmt. In den unteren beiden Teilfiguren sind symbolisch mit a kurze Impulse und in der untersten Teilfigur mit b längere Impulse jeweils mit I1, I2, I3, I4 dargestellt. Mit P1, P2, P3, P4 sind die Intervallpausen zwischen den Programmierimpulsen bezeichnet. In der obersten Teilfigur ist die Abhängigkeit der Einsatzspannung der E<sup>2</sup>-PROM-Speicherzelle 4 mit der durchgezogenen Kurve für die kurzen Programmierimpulse a dargestellt und mit der gestrichelten Kurve der zeitliche Verlauf der Einsatzspannung für den Fall, daß eine Programmierimpulsfolge gemäß der untersten Teilfigur b verwendet wird. In der mittleren Figur ist anhand von Balkendiagrammen der Wert der Drainspannung, der in den Programmierpausen P1, P2, P3 ermittelbar ist, dargestellt. Mit der gestrichelten Linie ist eine Schwelle Q bezeichnet. Diese kann das Entscheidungskriterium für eine logische "0" oder eine logische "1" darstellen. Wie in der mittleren Teilfigur zu sehen ist, wächst bei Verwendung der längeren Impulsfolge b die zugehörige Drainspannung UD zwischen den ersten beiden Impulsfolgen sehr schnell an, wohingegen zwischen dem zweiten und dritten Programmierimpuls die Veränderung der Drainspannung UD nur noch gering ist. Demgegenüber ist das Verhalten bei Wahl einer kürzeren Programmierimpulsfolge mit dem mit a bezeichneten Balken dargestellt. Dieses stellt hier in etwa den umgekehrten Vorgang dar. Zwischen erstem und drittem Programmierimpuls ist hier eine relativ schwache Änderung festzustellen, wohingegen nach dem dritten Programmierimpuls ein starker Anstieg der Drainspannung zu verzeichnen ist. Für die Erfindung ist wesentlich, daß die analoge Veränderung des Programmierzustandes der Speicherzelle auf einfache Weise durch Zählen der Programmierimpulse also quasi digital gemessen wird.

Zusätzlich könnte in einer Weiterbildung der Erfindung ein AD-Wandler direkt zwischen Speicherzelle und Datenausgang auf dem Datenträger vorgesehen werden. Die Wandlung der charakteristischen Größe würde dann bereits auf dem Datenträger erfolgen. Ebenso könnte ein Zähler zum Zählen der Programmierimpulse auf dem Datenträger vorgesehen sein. Um ein großes Spektrum unterschiedlicher Datenträger auf Veränderbarkeit eines Programmierzustandes zu kontrollieren ist es zweckmäßig, die Einzelimpulsdauer innerhalb der Pulsfolge während eines Testlaufes fortlaufend zu erhöhen, um "schnelle" und "langsame" Datenträger zu erfassen.

Auf diese Weise sollte es immer möglich sein, Löscho- oder Schreibvorgänge mit einem einzigen Prüfdurchlauf in einem vorgegebenen Fenster der Gesamtprüfdauer durch analoge Abhängigkeit von Anzahl und Dauer der erforderlichen Programmierimpulse als

E<sup>2</sup>-PROM spezifisch zu verifizieren. Es ist jedoch nicht ganz auszuschließen, daß ein Betrüger versucht, diese analoge Spannungsverschiebung auch ohne Verwendung von E<sup>2</sup>-PROM-Zellen, z. B. über einen Digital-Analog-Wandler zu simulieren. Solche Simulationen lassen sich jedoch vom Terminal, d. h. von der Datens Schreib-/Leseeinrichtung durch Vorkehrungen unterscheiden:

- a) Die Bewertungsspannung am Gate der E<sup>2</sup>-PROM-Zelle wird während des Echtheitstest charakteristisch abhängig von der Versorgungsspannung gemacht und damit das Ausgangssignal über die Versorgungsspannung auf eine Weise beeinflusst, die in einer Simulation weitere Probleme bereiten würde.
- b) Durch kurzfristiges Abschalten der Versorgungsspannung geht die jeweilige Analogausgabe in einem Digital-Analog-Wandler in der Regel verloren, jedoch bei der erfindungsgemäßen E<sup>2</sup>-PROM-Speicherzelle nicht.
- c) Falls die Simulation jedoch eine eigene Batterie besitzen sollte, wird wiederum die Spannungsabhängigkeit besonders schwer zu realisieren sein.
- d) Statt dem Abschalten der Versorgungsspannung kommen auch RESET-Vorgänge, die zwischen die einzelnen Programmierimpulse eingefügt sind, als Störung einer analogen Simulation in Frage.
- e) Durch Vermischung von Schreib- und Löschimpulsen läßt sich bei der Bewertung ein iteratives Verhalten feststellen, das nur durch eine E<sup>2</sup>-PROM-Zelle zustande kommt.

Als weitere E<sup>2</sup>-PROM spezifische, analoge Testmöglichkeit kommt natürlich auch die definierte Änderung der Programmierspannung und ihr charakteristischer Einfluß auf die Programmierkurven in Frage.

Sollte ein nicht autorisierter Benutzer jedoch eine legale, d. h. echte Chipkarte nur für den Vorgang der Echtheitsprüfung verwenden und dann auf eine betrügerische umschalten, so kann in einer Weiterbildung der Erfindung die von der Datenein-/ausgabeeinrichtung meßbaren, vom Programmierzustand abhängigen Strom-Spannungskennlinien der E<sup>2</sup>-PROM-Speicherzelle noch über die im Datenspeicher stehenden Daten beeinflussbar sein, so daß bei Änderung des Dateninhalts im Speicher des tragbaren Datenträgers sich auch das analog gemessene Echtheitsmerkmal charakteristisch ändert. In einer praktischen Ausführungsform könnte beispielsweise jeweils vor Ausführung des Echtheitstests ein spezielles digitales Rechenwerk über einen einfachen Algorithmus vorgeladen werden. Dies könnte ein Exklusiv-ODER-Netzwerk oder ein kurzes rückgekoppeltes Schieberegister sein. Mit den Ausgangszuständen dieser Digitalschaltung ließe sich ein Netzwerk innerhalb des Echtheitsmerkmals in der Weise verändern, daß entweder der Programmervorgang selbst charakteristisch beeinflusst, d. h. verlangsamt oder beschleunigt wird oder aber die Speicherzelle bei unveränderten Programmierablauf mit unterschiedlichen Strom-Spannungskennlinien bewertet wird. Der Programmervorgang einer E<sup>2</sup>-PROM-Speicherzelle kann beispielsweise durch Änderung der Programmierspannung oder durch Veränderung einer Totzeit, d. h. der Anstiegszeitkonstante der Programmierimpulse, beschleunigt oder verlangsamt werden. Die Bewertung ist durch Änderung des Lesepegels oder durch Zu- oder Wegschalten von seriellen oder parallelen Strompfaden

zur E<sup>2</sup>-PROM-Zelle zu beeinflussen. Anstelle einer E<sup>2</sup>-PROM-Speicherzelle, deren Drainspannung bei der Echtheitsprüfung ermittelt wird, können natürlich auch andere Speicherzellen oder integrierbare Bauelemente verwendet werden, die eine charakteristische analoge Kenngröße aufweisen, die schwer durch DA-Wandler simuliert werden kann.

#### Patentansprüche

1. Verfahren zur Echtheitserkennung eines zu einem Datenaustauschsystem gehörenden Datenträgers, der zumindest eine einen nichtflüchtigen Speicher und dessen Steuer- und Adressierschaltung bildende integrierte Schaltung enthält, wobei bei dem Datenaustauschsystem mittels einer Datenein-/ausgabeeinrichtung (15) Daten aus dem Datenträger lesbar und in diesen einschreibbar sind, wobei die Datenein-/ausgabeeinrichtung (15) zur Versorgung des Datenträgers mit Betriebs- und Steuersignalen ausgebildet ist, wobei die integrierte Schaltung ein zusätzliches Bauelement (4) enthält, und zur Echtheitserkennung des Datenträgers eine analoge veränderbare physikalische Kenngröße des zusätzlichen Bauelementes von der Datenein-/ausgabeeinrichtung (15) gemessen und ausgewertet wird, dadurch gekennzeichnet, daß als physikalische Kenngröße die Spannung an einem analogen Ausgang des zusätzlichen Bauelementes (4) gemessen wird, und daß während des Meßvorgangs eine der Betriebsspannungen des zusätzlichen Bauelementes (4) verändert wird.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß das zusätzliche Bauelement (4) eine E<sup>2</sup>-PROM-Speicherzelle ist, und daß deren Drainspannung durch die Datenein-/ausgabeeinrichtung (15) ermittelt wird.
3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß die EEPROM-Speicherzelle (4) durch kurze Einzelimpulse gelöscht und beschrieben wird und während der Lösch- und Schreibpausen die Drainspannung ermittelt wird.
4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, daß die Impulsdauer während des Löschsens und Schreibens der Speicherzelle (4) kontinuierlich erhöht wird.
5. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß während der Echtheitserkennung die Versorgungsspannung geändert wird.
6. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß während der Echtheitserkennung die integrierte Schaltung des Datenträgers durch die Datenein-/ausgabeeinrichtung (15) zurückgesetzt wird.
7. Verfahren nach einem der Ansprüche 3 bis 6, dadurch gekennzeichnet, daß abwechselnd ein Schreib- und Löschimpuls auf die Speicherzelle (4) aufgegeben wird.
8. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß während der Echtheitserkennung die Programmierspannung verändert wird.

FIG 1

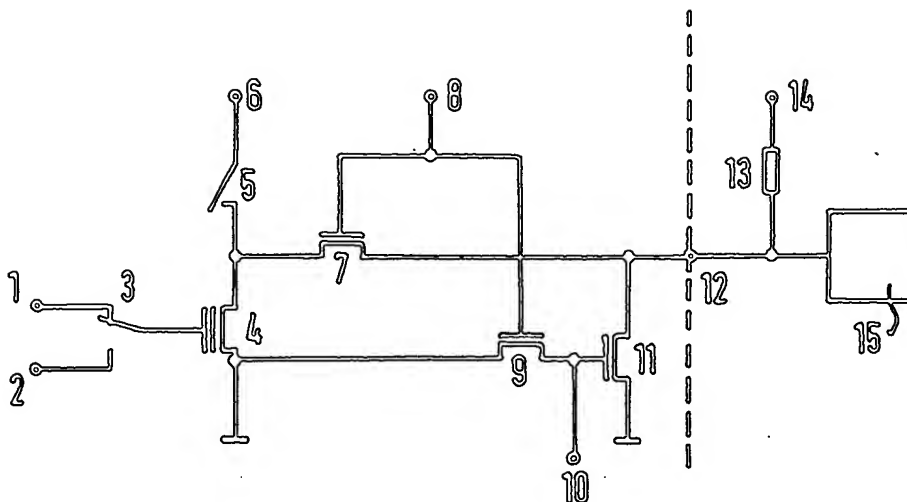
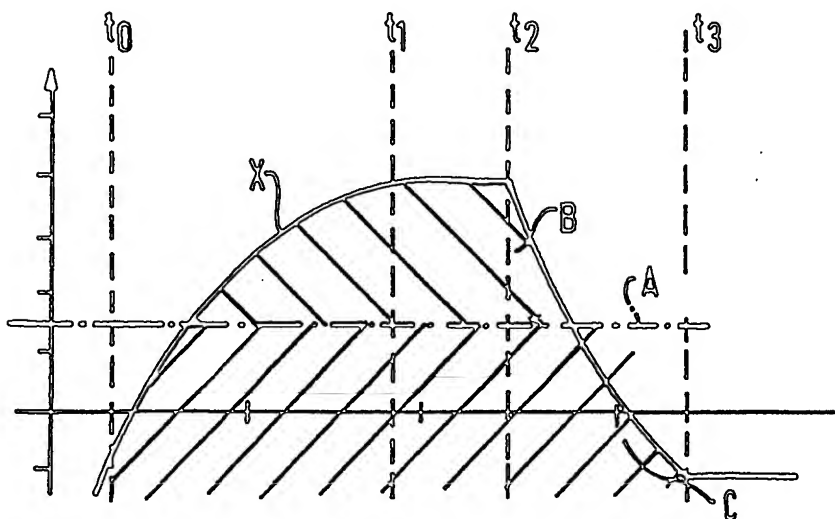


FIG 2



DOCKET NO: 1999P02671  
 SERIAL NO: 1999P02671  
 APPLICANT: Büchelmeier et al.

LEARNER AND GREENBERG P.A.  
 P.O. BOX 2480  
 HOLLYWOOD, FLORIDA 33022  
 TEL. (954) 925-1100

- Leerseite -

**THIS PAGE BLANK (USPTO)**

FIG 3

